

## 明 細 書

### 高周波増幅器及び高周波無線通信装置

#### 技術分野

[0001] この発明は、ミリ波帯又はマイクロ波帯に用いられる高周波増幅器及び高周波無線通信装置に関するものである。

#### 背景技術

[0002] 近年、この種の高周波増幅器において、スロットラインを用いると、半導体素子などとの接続が容易であり且つバランスのとれた高周波信号を伝搬することができることなどから、特許文献1〜3に開示されているように、スロットラインを高周波信号の入出力ラインやモジュールの一部に使用するようになってきている(例えば特許文献1〜3参照)。

図21は、特許文献1に開示の増幅器を示す概略平面図である。

この増幅器は、基板100上の導体101, 102で入力スロット200を画成すると共に、導体103, 104で出力スロット201を画成し、略直線状に形成された入, 出力スロット200, 201の間に導体105を配置している。そして、チップ300内のFET301, 302のゲート電極Gを導体101, 102に接続すると共にドレイン電極Dを導体103, 104に接続し、ソース電極Sを導体105に接続している。すなわち、各FET301(302)のゲート電極Gとドレイン電極Dの並び方向を入, 出力スロット200, 201と平行に設定して、入力スロット200からのマイクロ波信号をFET301, 302で増幅して、出力スロット201に出力する。

[0003] 特許文献1:特表2001-501418号公報

特許文献2:特表2000-500310号公報

特許文献3:特開平01-095602号公報

#### 発明の開示

[0004] しかし、上記した増幅器では、各FET301(302)のゲート電極Gとドレイン電極Dの並び方向を入, 出力スロット200, 201と平行に設定した構成であるので、マイクロ波信号がTEモード等の場合には、入, 出力スロット200, 201を伝搬するマイクロ波信

号の磁界の向きと、各FET301(302)のゲート電極Gとドレイン電極Dに流れる電流による磁界の向きとがほぼ90度異なる。このため、入力スロット200から各FET301(302)のゲート電極G側への磁界の伝搬の際、及びドレイン電極D側から出力スロット201への磁界の伝搬の際にエネルギーの損失が発生し、FET301, 302による大きな挿入損失が生じるという問題がある。

また、この増幅器に適用される各FET301(302)では、ゲート電極G、ドレイン電極D及びソース電極Sが散点状に設けられているため、各FET301(302)の単体測定に際して、プローブで各電極を一つずつ測定して特性を評価しなければならない。このため、各FET301(302)を実装した場合の特性と測定特性とが異なってしまうおそれがある。さらに、実装時において入、出力スロット200, 201を伝搬するマイクロ波信号の磁界の向きと、各FET301(302)の磁界の向きとが異なることから、各FET301(302)単体での測定時に各FET301(302)に入力される電磁界モードと実装時に各FET301(302)に入力される電磁界モードとが異なり、測定結果に基づいた回路設計が困難である。

かかる問題は、上記特許文献2及び特許文献3の技術においても同様に生じる。

[0005] この発明は、上述した課題を解決するためになされたもので、トランジスタによる挿入損失の低減化と測定結果に基づいた正確な回路設計が可能な高周波増幅器及び高周波無線通信装置を提供することを目的とする。

[0006] 上記課題を解決するために、請求項1の発明に係る高周波増幅器は、基板に形成され、その先端がショートした入力用スロットラインを有し、磁界が入力用スロットラインの方向と平行な電磁界モードの信号をこの入力用スロットラインに入力するための入力側ライン部と、入力用スロットラインと略平行に形成され且つその先端がショートした出力用スロットラインを有する出力側ライン部と、形状の接直状に並設されたゲート電極及びドレイン電極の両側にソース電極が配設されてなるコプレーナ続部を有し、ゲート電極が入力用スロットライン側に位置すると共にドレイン電極が出力用スロットライン側に位置した状態で、ゲート電極及びドレイン電極の並び方向が入力用スロットライン及び出力用スロットラインに対して直角になるように基板に実装されたトランジスタとを具備する構成とした。

かかる構成により、入力された信号は、入力用スロットラインを伝搬してトランジスタに入力する。すると、信号が、トランジスタで処理されて出力用スロットラインに至り、出力用スロットラインを伝搬して出力される。かかるトランジスタにおいては、ゲート電極、ドレイン電極及び両にソース電極がコプレーナ形状をなしているので、プローブで全ての電極を一度に測定することができる。そして、実装されたトランジスタにはコプレーナの電磁界モードが誘起されるので、実装後のトランジスタに入力される電磁界モードが、トランジスタを単体で測定したときの電磁界モードと同じとなる。また、入力側ライン部の入力用スロットラインに入力する信号が、磁界が入力用スロットラインの方向と平行な電磁界モードの信号であり、且つトランジスタのゲート電極及びドレイン電極の並び方向が入力用スロットライン及び出力用スロットラインに対して直角に設定されているので、入力用スロットラインとトランジスタと出力用スロットラインとを伝搬するマイクロ波信号の磁界の向きが全て同一方向を向く。

- [0007] 請求項2の発明は、請求項1に記載の高周波増幅器において、入力側ライン部は、入力用スロットライン、この入力用スロットラインから略垂直に分岐して基板の端に至り且つ途中で所定長さのショートスタブを有した第1のDCカットライン、及びこの第1のDCカットラインよりも入力用スロットラインの先端から離れた位置で分岐して基板の端に至り且つ途中で所定長さのショートスタブを有した第2のDCカットラインを備え、出力側ライン部は、出力用スロットライン、この出力用スロットラインから第1のDCカットラインとは逆方向に分岐して基板の端に至り且つ途中で所定長さのショートスタブを有した第3のDCカットライン、及びこの第3のDCカットラインよりも出力用スロットラインの先端から離れた位置で第2のDCカットラインと逆方向に分岐して基板の端に至り且つ途中で所定長さのショートスタブを有した第4のDCカットラインを備え、トランジスタは、接続部のゲート電極を入力側ライン部の第1のDCカットラインと第2のDCカットラインで分離された第1のDC電極に接続すると共に、ドレイン電極を出力側ライン部の第3のDCカットラインと第4のDCカットラインで分離された第2のDC電極に接続することで、これらゲート電極及びドレイン電極の並び方向を入力用スロットライン及び出力用スロットラインに対して直角に設定し、且つ両ソース電極を入力用スロットライン及び第1のDCカットラインと出力用スロットライン及び第3のDCカットラインとで分

離されたグランド電極に接続することで、基板に実装されている構成とした。

かかる構成により、トランジスタのゲート電極を入力側ライン部の第1のDCカットラインと第2のDCカットラインで分離された第1のDC電極に接続すると共に、ドレイン電極を出力側ライン部の第3のDCカットラインと第4のDCカットラインで分離された第2のDC電極に接続するので、コプレーナのホットであるゲート電極及びドレイン電極からバイアス用のDCを直接供給することができる。

- [0008] また、請求項3の発明は、請求項1または請求項2に記載の高周波増幅器において、トランジスタのゲート電極とドレイン電極を、入力用スロットライン及び出力用スロットラインの先端から1/4波長の距離だけ手前に配した構成としてある。

かかる構成により、トランジスタのゲート電極とドレイン電極の配設位置に対応した入力用スロットライン及び出力用スロットラインの位置がオープンになる。

- [0009] また、請求項4の発明は、請求項2または請求項3に記載の高周波増幅器において、第1及び第2のDCカットラインのショートスタブの形成位置を、入力用スロットラインの分岐点から1/4波長の位置に設定し、第3及び第4のDCカットラインのショートスタブの形成位置を、出力スロットラインの分岐点から1/4波長の位置に設定した構成としてある。

かかる構成により、第1及び第2のDCカットラインと入力用スロットラインの分岐点と、第3及び第4のDCカットラインと出力スロットラインの分岐点とがショートになる。

- [0010] また、請求項5の発明は、請求項1ないし請求項4のいずれかに記載の高周波増幅器において、トランジスタの接続部に、両ソース電極間を電氣的に接続するエアブリッジを設けた構成としてある。

かかる構成により、トランジスタの両ソース電極の電位が同電位となる。

- [0011] また、請求項6の発明は、請求項2ないし請求項5のいずれかに記載の高周波増幅器において、入力用スロットラインの部分であって、第1のDCカットラインと第2のDCカットラインとの間の部分を出力用スロットライン側に湾曲させると共に、出力用スロットラインの部分であって、第3のDCカットラインと第4のDCカットラインとの間の部分を入力用スロットライン側に湾曲させることで、第1及び第2のDC電極にパッド部をそれぞれ突設し、ゲート電極、ドレイン電極をこれら第1、第2のDC電極のパッド部に接続

した構成としてある。

かかる構成により、第1及び第2のDC電極の両パッド部が向き合って突出した状態になるので、第1のDC電極のパッド部とゲート電極との接続点をグラウンド電極とソース電極との接続部に近づけることができると共に、第2のDC電極のパッド部とドレイン電極との接続点をグラウンド電極とソース電極との接続部に近づけることができる。

- [0012] また、請求項7の発明は、請求項2ないし請求項6のいずれかに記載の高周波増幅器において、トランジスタの接続部を基板側に向け、ゲート電極、ドレイン電極、及び両ソース電極を、バンプによって第1、第2のDC電極、及びグラウンド電極にフリップチップ接続した構成としてある。

かかる構成により、ソース電極の基板接続点とゲート電極及びドレイン電極の基板接続点との距離を短くすることができる。

- [0013] また、請求項8の発明は、請求項2ないし請求項6のいずれかに記載の高周波増幅器において、トランジスタの接続部を基板と逆側に向け、ゲート電極、ドレイン電極をワイヤによって第1、第2のDC電極に接続すると共に、両ソース電極を、トランジスタに穿設したスルーホールを通じてグラウンド電極に接続した構成とする。

かかる構成により、一方のソース電極とグラウンド電極との接続点と他方のソース電極とグラウンド電極との接続点との距離が短くなり、トランジスタ上の両ソース電極がほぼ同電位になる。

- [0014] また、請求項9の発明は、請求項6に記載の高周波増幅器において、トランジスタの接続部を基板と逆側に向け、ゲート電極、ドレイン電極、及び両ソース電極を、トランジスタに穿設したスルーホールを通じて第1、第2のDC電極のパッド部、及びグラウンド電極に接続した構成としてある。

かかる構成により、スルーホールを通じた接続構造なので、第1のDC電極のパッド部とゲート電極との接続点をグラウンド電極とソース電極との接続部に近づけることができると共に、第2のDC電極のパッド部とドレイン電極との接続点をグラウンド電極とソース電極との接続部に近づけることができる。

- [0015] また、請求項10の発明は、請求項1ないし請求項9のいずれかに記載の高周波増幅器において、基板の部位であって、トランジスタの接続部位に、一以上の放熱用ス

ルーホールを設けた構成としてある。

かかる構成により、トランジスタで発生した熱が放熱用スルーホールを通じて放出される。

[0016] 請求項11の発明に係る高周波無線通信装置は、中間周波数の信号と局部発振器からの局部発振信号とをスロットラインを介して入力し、中間周波数の信号を高周波の信号に変換してスロットラインから出力するミキサと、このミキサからの高周波信号を入力側ライン部の入力用スロットラインから入力して増幅する請求項1ないし請求項10のいずれかに記載の高周波増幅器と、この高周波増幅器の出力側ライン部の出力用スロットラインから出力された高周波信号を送信するスロットアンテナとを具備する構成とした。

[0017] また、請求項12の発明は、請求項11に記載の高周波無線通信装置において、スロットアンテナで受信した高周波信号を入力側ライン部の入力用スロットラインから入力して増幅する請求項1ないし請求項10のいずれかに記載の高周波増幅器と、この高周波増幅器の出力側ライン部の出力用スロットラインから出力された高周波信号と局部発振器からの局部発振信号とをスロットラインを介して入力し、この高周波信号を中間周波数の信号に変換してスロットラインから出力するミキサとを設けた構成としてある。

[0018] 以上説明したように、請求項1～請求項10の発明に係る高周波増幅器によれば、プローブで全ての電極を一度に測定することができるので、トランジスタ単体の測定が容易である。そして、実装後のトランジスタに入力される電磁界モードが、トランジスタを単体で測定したときの電磁界モードと同じとなるので、実装されたトランジスタの特性と実装前のトランジスタ単体で測定特性とが一致する。したがって、測定結果に基づいて、高周波増幅器を正確に回路設計することができる。また、入力用スロットラインとトランジスタと出力用スロットラインとを伝搬するマイクロ波信号の磁界の向きが全て同一方向を向くので、信号がトランジスタに入り込む際の損失やトランジスタから出る際の損失、すなわち、トランジスタの挿入損失は極めて少なくなる。

[0019] また、請求項2の発明によれば、第1及び第2のDC電極が、第1～第4のDCカットライン、入力用スロットライン及び出力用スロットラインによってグランド電極からDC的

に分離されるので、バイアス供給用のリード等の特別な素子を実装したり基板を多層化することなく、実装後のトランジスタにおいて、DCを第1及び第2のDC電極からコプレーナのホットであるゲート電極及びドレイン電極に直接供給することができる。この結果、DC供給用の特別な治具を用意する必要がなく、この点からも測定の容易化とコストダウンとを図ることができる。

[0020] また、請求項3の発明によれば、トランジスタのゲート電極とドレイン電極の配設位置に対応した入力用スロットライン及び出力用スロットラインの位置がオープンになるので、入力用スロットラインからの信号をゲート電極側に確実に入力させることができると共に、ドレイン電極側からの信号を出力用スロットラインに確実に出力させることができる。

[0021] また、請求項4の発明によれば、各DCカットラインとスロットラインとの分岐点がショートになるので、スロットラインを伝搬する信号がDCカットラインに入り込むことを阻止することができる。

[0022] また、請求項5の発明によれば、トランジスタの両ソース電極の電位を同電位にすることができるので、接続部を伝搬する信号のコプレーナモードが強化され、この結果、コプレーナ以外のモードの信号が接続部に発生することを抑圧することができる。

[0023] 請求項6の発明によれば、第1のDC電極のパッド部とゲート電極との接続点をグラウンド電極とソース電極との接続部に近づけることができると共に、第2のDC電極のパッド部とドレイン電極との接続点をグラウンド電極とソース電極との接続部に近づけることができるので、実装されたトランジスタにコプレーナモードを誘起し易くなり、この結果、より高い周波数帯において低損失な伝送を維持することができる。

[0024] また、請求項7の発明によれば、ソース電極の基板接続点とゲート電極及びドレイン電極の基板接続点との距離を短くすることができるので、実装されたトランジスタにコプレーナモードが誘起し易くなり、高周波帯域においても低損失を維持することができる。

[0025] また、請求項8の発明によれば、一方のソース電極とグラウンド電極との接続点と他方のソース電極とグラウンド電極との接続点との距離を短くして、トランジスタ上の両ソース電極がほぼ同電位になるようにしたので、トランジスタに励起される他のモードの信号

を抑圧することができる。この結果、実装されたトランジスタにコプレーナモードを誘起し易くなり、より高い周波数帯において低損失な伝送を維持することができる。

[0026] 請求項9の発明によれば、第1のDC電極のパッド部とゲート電極との接続点をグラウンド電極とソース電極との接続部に近づけることができると共に、第2のDC電極のパッド部とドレイン電極との接続点をグラウンド電極とソース電極との接続部に近づけることができるので、実装されたトランジスタにコプレーナモードを誘起し易くなり、この結果、より高い周波数帯において低損失な伝送を維持することができる。また、かかる構成により、トランジスタをダイボンド実装してワイヤで接続するという必要がなくなる利点もある。

[0027] また、請求項10の発明によれば、トランジスタで発生した熱が放熱用スルーホールを通じて効率よく放出されるので、トランジスタの熱的アイソレーションを向上させることができる。

[0028] 請求項11及び請求項12の発明に係る高周波無線通信装置によれば、各電子素子を平行なスロットラインで接続した構成をとっているため、信号をTEモードでスロットライン内を伝搬させることで、各素子間の接続性の良い、低損失の信号伝送が可能となる。

#### 図面の簡単な説明

[0029] [図1]この発明の第1実施例に係る高周波増幅器を構成する基板とトランジスタとを示す斜視図である。

[図2]基板の概略平面図である。

[図3]トランジスタの接続部を示す概略平面図である。

[図4]トランジスタの実装時における図2の矢視A-A断面図である。

[図5]トランジスタの接続状態を示す部分拡大平面図である。

[図6]トランジスタの電極を伝搬する電磁界分布を示す断面図である。

[図7]トランジスタの実装時における図2の矢視B-B断面図である。

[図8]シミュレーションに用いた高周波増幅器の概略平面図である。

[図9]周波数と挿入損失との関係を示す特性線図である。

[図10]この発明の第2実施例に係る高周波増幅器を示す概略平面図である。



[図11]図10の矢視C-C断面図である。

[図12]この発明の第3実施例に係る高周波増幅器を示す概略平面図である。

[図13]図12の矢視D-D断面図である。

[図14]この発明の第4実施例に係る高周波増幅器を示す概略平面図である。

[図15]図14の矢視E-E断面図である。

[図16]この発明の第5実施例に係る高周波増幅器を示す概略平面図である。

[図17]図16の矢視F-F断面図である。

[図18]この発明の第6実施例に係る高周波無線通信装置のブロック図である。

[図19]この発明の変形例を示す概略部分平面図である。

[図20]この発明の他の変形例を示す概略部分平面図である。

[図21]従来例の増幅器を示す概略平面図である。

### 発明を実施するための最良の形態

[0030] 以下、この発明の最良の形態について図面を参照して説明する。

#### 実施例 1

[0031] 図1は、この発明の第1実施例に係る高周波増幅器を構成する基板とトランジスタとを示す斜視図であり、図2は、基板の概略平面図であり、図3は、トランジスタの接続部を示す概略平面図であり、図4は、トランジスタの実装時における図2の矢視A-A断面図であり、図5は、トランジスタの接続状態を示す部分拡大平面図である。

図1に示すように、この実施例の高周波増幅器は、基板1とチップ状のトランジスタ2とを備えてなる。

[0032] 基板1は、図1に示すように、誘電体板1aとその両面に設けられた導体1bとでなり、導体1bの所定部が削除されて複数のスロットラインが形成されている。そして、これらのスロットラインによって、入力側ライン部3と出力側ライン部4とが構成されている。

[0033] 入力側ライン部3は、入力用スロットライン30と、平行な第1のDC(直流)カットライン31及び第2のDCカットライン32とを有し、これらのライン30〜32が、第1のDC電極10を分離形成している。

[0034] 入力用スロットライン30は、マイクロ波信号を入力して伝送するための線路であり、信号入力端としての開口端30aから基板1の中央部に直状に延び、その先端30bが

ショート(短絡)になっている。

[0035] DCカットライン31は、図2に示すように、入力用スロットライン30から略垂直に分岐して基板1の端(図の下側端)に至って開口しており、その途中には、先端がショートのショートスタブ33を有している。このショートスタブ33は、入力用スロットライン30との分岐点S1から $\lambda/4$ ( $\lambda$ はマイクロ波信号の波長)の位置に形成され、その長さも同じく $\lambda/4$ の大きさに設定されている。

また、DCカットライン32は、DCカットライン31よりも手前で入力用スロットライン30から略垂直に分岐し、基板1の端で開口してる。このDCカットライン32も $\lambda/4$ の長さのショートスタブ34をその途中に有しており、ショートスタブ34も入力用スロットライン30との分岐点S2から $\lambda/4$ の位置に形成されている。

[0036] 一方、出力側ライン部4は、図1に示すように、入力側ライン部3と略点对称の位置に形成されており、出力用スロットライン40と、平行な第3のDCカットライン41及び第4のDCカットライン42とを有している。そして、これらのライン40〜42が、第2のDC電極11を分離形成している。

[0037] 出力用スロットライン40は、マイクロ波信号を出力伝送するための線路であり、入力用スロットライン30と略平行に形成されている。具体的には、基板1の中央部に位置するショートの先端40aから信号出力端としての開口端40bに直状に延びている。

[0038] DCカットライン41は、図2に示すように、入力用スロットライン40からDCカットライン31とは逆方向に略垂直に分岐して基板1の端(図の上側端)に至って開口しており、その途中に、ショートスタブ43を有している。このショートスタブ43も、分岐点S3から $\lambda/4$ の位置に形成され、その長さも $\lambda/4$ の大きさに設定されている。

また、DCカットライン42は、DCカットライン41よりも後方で出力用スロットライン40からDCカットライン32と逆方向に略垂直に分岐して基板1の端で開口してる。このDCカットライン42も $\lambda/4$ の長さのショートスタブ44をその途中に有しており、ショートスタブ44も分岐点S4から $\lambda/4$ の位置に形成されている。

[0039] 以上のように、基板1には、入力側ライン部3のライン30〜32によってDC電極10が分離形成されている。そして、出力側ライン部4のライン40〜42によってDC電極11が分離形成されており、また、入力用スロットライン30及びDCカットライン31と出力

用スロットライン40及びDCカットライン41とによって、グランド電極12が分離形成されている。

トランジスタ2は、図1に示すように、DC電極10, 11及びグランド電極12に接続される。

[0040] トランジスタ2は、入力側ライン部3の入力用スロットライン30から入力されたマイクロ波信号を増幅して、出力側ライン部4の出力用スロットライン40に出力する能動素子であり、この実施例ではFET(電界効果型トランジスタ)を適用する。

トランジスタ2は、図3に示すように、その一面に接続部20を有している。

接続部20は、コプレーナ形状に配設されたゲート電極G、ドレイン電極D、ソース電極Sを有している。具体的には、ゲート電極Gとドレイン電極Dとが接続部20の中央に直線状に並設され、これらゲート電極G及びドレイン電極Dの両側に一對のソース電極Sが平行に配設されている。そして、エアブリッジ21が両ソース電極S間に架けられ、両ソース電極Sが電氣的に接続されている。

[0041] この実施例では、トランジスタ2は、図4及び図5の破線で示すように、接続部20を基板1側に向け、ゲート電極G、ドレイン電極D、及び両ソース電極Sを、バンプ22を介してDC電極10, 11、及びグランド電極12にフリップチップ接続させた状態で、基板1に搭載されている。

これにより、トランジスタ2のゲート電極Gとドレイン電極Dの並び方向が入力用スロットライン30及び出力用スロットライン40に対して直角に設定され、しかも、ゲート電極Gとドレイン電極Dが、入力用スロットライン30及び出力用スロットライン40の先端30b, 40aから $\lambda/4$ の距離だけ手前に配されることとなる。

[0042] 次に、この実施例の高周波増幅器が示す作用及び効果について説明する。

図6は、トランジスタの電極を伝搬する電磁界分布を示す断面図であり、図7は、トランジスタの実装時における図2の矢視B-B断面図である。

上記の如き接続状態で、バイアス用の直流電圧を図1に示すDC電極10, 11に印加すると共に、電磁界モードがTEモードのマイクロ波信号M1を入力側ライン部3の入力用スロットライン30に入力すると、マイクロ波信号M1は、電界Eを進行方向と垂直にし、磁界Hを進行方向と平行にした状態で、入力用スロットライン30内を伝搬す

る。すなわち、マイクロ波信号M1の磁界Hは入力用スロットライン30の方向と平行に進行する。

このマイクロ波信号M1は、入力用スロットライン30内をトランジスタ2側に向かい、DCカットライン32の分岐点S2(図2参照)に至る。このとき、DCカットライン32のショートスタブ34の長さが $\lambda/4$ で先端がショートであり、且つショートスタブ34が分岐点S2から $\lambda/4$ の距離にあるので、入力用スロットライン30側からは、ショートスタブ34の分岐点S5がオープン(開放)で、分岐点S2がショートとして見える。このため、マイクロ波信号M1は、DCカットライン32側への伝搬を阻止されるので、損失することなく、入力用スロットライン30内をトランジスタ2側に向かう。

そして、マイクロ波信号M1がゲート電極Gのバンプ22の接続位置P10に至ると、入力用スロットライン30の先端30bはショートであり、ゲート電極Gの接続位置P10が先端30bより $\lambda/4$ の位置に設定されているので、入力用スロットライン30は、接続位置P10に対応する位置でオープンとなる。このため、マイクロ波信号M1は、それ以上入力用スロットライン30内を伝搬することなく、バンプ22を介してゲート電極G及び両ソース電極S側に伝搬する。

そして、ゲート電極G側から入力したマイクロ波信号M1がトランジスタ2で増幅されて、その増幅されたマイクロ波信号M2がドレイン電極D側から出力されることとなる。このとき、ゲート電極G、ドレイン電極D、両ソース電極Sがコプレーナ形状に配されているので、ゲート電極G及びドレイン電極Dがいわゆるホットとして機能する。このため、これらの電極を介して伝搬するマイクロ波信号M1(M2)の電磁界分布は、図6に示すようになり、マイクロ波信号M1(M2)の電界E及び磁界Hが共に伝搬方向に対し垂直方向になる。すなわち、マイクロ波信号は、接続部20においてコプレーナモード(TEMモード)で出力側ライン部4の出力用スロットライン40側に伝搬することとなる。

トランジスタ2で増幅された出力マイクロ波信号M2は、ドレイン電極Dのバンプ22を介して図1及び図2に示す出力用スロットライン40内に至るが、このバンプ22の接続位置P11が出力用スロットライン40の先端40aから $\lambda/4$ の位置にあるので、出力用スロットライン40は、開口端40b側から見ると接続位置P11に対応する位置でオープ

ンとなる。このため、マイクロ波信号M2は、先端40a側に伝搬せず、出力用スロットライン40内を開口端40bに向かって伝搬することとなる。そして、マイクロ波信号M2は、出力用スロットライン40内を開口端40b側に向かい、DCカットライン42の分岐点S4(図2参照)に至る。このときも、DCカットライン31の場合と同様にして、出力用スロットライン40側から見て、分岐点S4がショートとなるので、マイクロ波信号M2は、DCカットライン42側への伝搬を阻止され、損失することなく、出力用スロットライン40内を開口端40b側に向かうこととなる。

なお、DCカットライン31、41の分岐点S1、S3においても、スロットライン側からはショートとして見えるので、漏れたマイクロ波信号M1、M2がDCカットライン31、41内に侵入することはない。

[0043] このように、この実施例の高周波増幅器によれば、入力用スロットライン30内に入力されたマイクロ波信号M1が、DCカットライン31、32で損失されることなく、トランジスタ2の接続部20迄確実に伝搬し、トランジスタ2で増幅されたマイクロ波信号M2がDCカットライン41、42で損失されることなく、出力用スロットライン40内を伝搬して、開口端40bから放射されることとなる。

かかる伝搬状態において、図6に示したように、マイクロ波信号は、接続部20においてコプレーナモードで入力側ライン部3側から出力用スロットライン40側に伝搬する。しかも、ゲート電極G及びドレイン電極Dの並び方向が入力用スロットライン30及び出力用スロットライン40に対して直角に設定されているので、図7に示すように、入力用スロットライン30とトランジスタ2と出力用スロットライン40とを伝搬するマイクロ波信号の磁界Hの向きは全て同一方向を向く。この結果、マイクロ波信号M1がトランジスタ2に入り込む際の損失やトランジスタ2から出る際の損失、すなわち、トランジスタ2の挿入損失は極めて少なくなると考えられる。

[0044] かかる点を確認すべく発明者等は、次の様な電磁界シミュレーションを行った。

図8は、シミュレーションに用いた高周波増幅器の概略平面図であり、図8(a)はゲート電極とドレイン電極の並び方向を入力用スロットライン及び出力用スロットラインと平行にしてトランジスタを接続した状態を示し、図8(b)はゲート電極とドレイン電極の並び方向を入力用スロットライン及び出力用スロットラインと直角にしてトランジスタを

接続した状態を示す。また、図9は、周波数と挿入損失との関係を示す特性線図である。

まず、図8(a)に示すように、ゲート電極Gとドレイン電極Dの並び方向を入力用スロットライン30及び出力用スロットライン40と平行にした状態で、トランジスタ2を基板に接続し、かかる状態で、50〜80GHzの帯域のマイクロ波信号を入力してトランジスタ2による挿入損失をシミュレーションしたところ、図9に示す特性曲線B1を得た。そして、図8(b)に示すように、ゲート電極Gとドレイン電極Dの並び方向を入力用スロットライン30及び出力用スロットライン40と直角にした状態で、トランジスタ2を基板に接続し、同帯域のマイクロ波信号を入力して挿入損失をシミュレーションしたところ、図9に示す特性曲線B2を得た。なお、このシミュレーションでは、トランジスタ2としてのFETは、GaAs(ガリウム砒素)上に上記の如きコプレーナ線路を形成したものを想定している。

これら特性曲線B1, B2が示すように、ゲート電極とドレイン電極をスロットラインに対して直角に配した場合の挿入損失の方が、平行に配した場合の挿入損失に比べて極めて小さいことが判明した。

[0045] また、この実施例に適用されたトランジスタ2では、ゲート電極G, ドレイン電極D, 両ソース電極Sがコプレーナ形状に配設されているので、プローブで全ての電極を一度に測定することができる。したがって、トランジスタ2単体の測定が容易である。さらに、コプレーナのホットであるゲート電極G及びドレイン電極Dからバイアス用のDCを直接供給することができる。このため、DC供給用の特別な治具を用意する必要がなく、この点からも測定の容易化とコストダウンとを測ることができる。

そして、上記したように、実装されたトランジスタ2にはコプレーナの電磁界モードが誘起されるので、実装後のトランジスタ2に入力される電磁界モードが、トランジスタ2を単体で測定したときの電磁界モードと同じである。したがって、トランジスタ2が実装された際も、実装時の特性が、実装前にトランジスタ2単体で測定された特性と一致する。この結果、測定結果に基づいて、高周波増幅器を正確に回路設計することができる。

また、DC電極10, 11をDCカットライン31, 32, 41, 42によってグランド電極12か

らDC的に分離しているため、バイアス供給用のリード等の特別な素子を実装したり基板を多層化することなく、実装後のトランジスタ2において、コプレーナのホットであるゲート電極G及びドレイン電極DからDCを供給することができる。

また、トランジスタ2の両ソース電極Sがエアブリッジ21によって電氣的に接続されているので、両ソース電極Sの電位が同電位となり、接続部20を伝搬するマイクロ波信号のコプレーナモードが強化される。この結果、コプレーナ以外のモードの信号が接続部20に発生することを抑圧することができる。

また、トランジスタ2をバンプ22を用いて基板1にフリップチップ接続する構成としている。このため、ソース電極Sの基板接続点とゲート電極G及びドレイン電極Dの基板接続点との間の距離を、ダイボンド実装の如く、ソース電極S、ゲート電極G及びドレイン電極Dをワイヤを用いてそれぞれ基板1に接続した場合における各基板接続点間の距離よりも短くすることができる。この結果、実装されたトランジスタ2にコプレーナモードが誘起され易くなり、高周波帯域においても低損失を維持する。

## 実施例 2

[0046] 次に、この発明の第2実施例について説明する。

図10は、この発明の第2実施例に係る高周波増幅器を示す概略平面図であり、図11は、図10の矢視C—C断面図である。

この実施例の高周波増幅器は、基板上のライン形状とトランジスタの取付状態が上記第1実施例と異なる。

図10に示すように、この実施例では、トランジスタ2が、入力用スロットライン30と出力用スロットライン40との間に逆向きに実装されている。

具体的には、図10及び図11に示すように、トランジスタ2の接続部20が基板1と逆側に向けられた状態で、トランジスタ2がグランド電極12上に載置され、導体ペーストでダイボンドされている。そして、ゲート電極G及びドレイン電極Dの位置が、入力用スロットライン30及び出力用スロットライン40の先端30a, 40aより $\lambda/4$ だけ手前に設定され、ゲート電極Gとドレイン電極Dとがワイヤ5, 5によってDC電極10, 11にそれぞれ接続されている。さらに、両ソース電極Sは、トランジスタ2内に穿設したスルーホール23を通じてグランド電極12に接続されている。

その他の構成、作用及び効果は上記第1実施例と同様であるので、その記載は省略する。

### 実施例 3

[0047] 次に、この発明の第3実施例について説明する。

図12は、この発明の第3実施例に係る高周波増幅器を示す概略平面図であり、図13は、図12の矢視D-D断面図である。

この実施例の高周波増幅器は、トランジスタ2接続用のパッド部10a, 11aをDC電極10, 11に形成した点が、上記第2実施例と異なる。

すなわち、図12及び図13に示すように、入力用スロットライン30は、部分的に湾曲部30cを有している。具体的には、DCカットライン31とDCカットライン32との間の線路が出力側ライン部4側に向かって湾曲して、DC電極10の先端部にパッド部10aを形成している。さらに、このパッド部10aの中心は、入力用スロットライン30の先端30bから $\lambda/4$ の距離だけ手前に位置されている。

また、出力用スロットライン40も、部分的に湾曲部40cを有している。すなわち、DCカットライン41とDCカットライン42との間の線路が入力用スロットライン30側に向かって湾曲して、DC電極11の先端部にパッド部11aを形成している。そして、このパッド部11aの中心の位置も、 $\lambda/4$ の距離だけ先端40aの位置から離してある。

トランジスタ2は、ゲート電極Gのバンプ22をDC電極10のパッド部10aの中心に、ドレイン電極Dのバンプ22をDC電極11のパッド部11aの中心に、両ソース電極Sのバンプ22をグランド電極12にそれぞれ位置させた状態でフリップチップ接続されている。

その他の構成、作用及び効果は上記第1及び第2実施例と同様であるので、その記載は省略する。

### 実施例 4

[0048] 次に、この発明の第4実施例について説明する。

図14は、この発明の第4実施例に係る高周波増幅器を示す概略平面図であり、図15は、図14の矢視E-E断面図である。

この実施例の高周波増幅器は、トランジスタ2を基板1上にダイボンド実装し、スル



一ホールを通じて全ての電極を接続した点が上記実施例と異なる。

具体的には、トランジスタ2の接続部20が基板1と逆側に向けられた状態で、トランジスタ2が、DC電極10, 11及びグランド電極12に渡って載置され、導体ペーストでダイボンドされている。そして、ゲート電極G, ドレイン電極D及び両ソース電極Sに対応する位置にそれぞれスルーホール23が穿設され、これらのスルーホール23を通じて、ゲート電極G, ドレイン電極D, 及び両ソース電極Sが、DC電極10, 11及びグランド電極12に電氣的に接続されている。

その他の構成、作用及び効果は上記第1〜第3実施例と同様であるので、その記載は省略する。

### 実施例 5

[0049] 次に、この発明の第5実施例について説明する。

図16は、この発明の第5実施例に係る高周波増幅器を示す概略平面図であり、図17は、図16の矢視F-F断面図である。

この実施例の高周波増幅器は、基板にトランジスタ放熱用のスルーホールを設けた点が上記第1〜4実施例と異なる。

すなわち、図16及び図17に示すように、第1実施例の高周波増幅器において、トランジスタ2の接続部位に対応した基板1の部分に、一の放熱用スルーホール13が設けられている。具体的には、入力用スロットライン30と出力用スロットライン40との間のグランド電極12の部位であって、トランジスタ2の実装位置の真下に平面視矩形状の放熱用スルーホール13が設けられている。この放熱用スルーホール13は、高熱伝導性部材を充填したサーマルビアホールであり、トランジスタ2が発した熱を基板1の下側に伝えてトランジスタ2を冷却する機能を有する。

かかる構成により、トランジスタ2の発熱を効率よく放出し、トランジスタ2の熱的アイソレーションを向上させることができる。

その他の構成、作用及び効果は上記第1〜第4実施例と同様であるので、その記載は省略する。

### 実施例 6

[0050] 次に、この発明の第6実施例について説明する。

図18は、この発明の第6実施例に係る高周波無線通信装置のブロック図である。

この高周波無線通信装置は、送信部6と受信部7とスロットアンテナ8と送、受信信号を分離する分離器9とを備えている。

[0051] 送信部6は、ミキサ60とバンドパスフィルタ61と上記実施例のいずれかの高周波増幅器62とをスロットライン90で接続した構成となっており、中間周波信号IFを高周波信号RFにしてスロットアンテナ8から送信する機能を有する。

具体的には、ミキサ60が中間周波信号IFと局部発振器50からの局部発振信号Loとをスロットライン90を介して入力し、中間周波信号IFを高周波信号RFに変換してバンドパスフィルタ61に出力する。すると、バンドパスフィルタ61が高周波信号RFを濾波して高周波増幅器62に出力し、高周波増幅器62が高周波信号RFを入力側ライン部3の入力用スロットライン30から入力して増幅する。そして、高周波増幅器62が増幅した高周波信号RFを分離器9を介してスロットアンテナ8に送り、高周波信号RFをスロットアンテナ8から送信する。

[0052] 一方、受信部7は、上記実施例のいずれかの高周波増幅器70とバンドパスフィルタ71とミキサ72とをスロットライン90で接続した構成となっており、スロットアンテナ8から受信した高周波信号RFを中間周波信号IFにする機能を有する。

具体的には、スロットアンテナ8が高周波信号RFを受信すると、高周波信号RFが分離器9を介して高周波増幅器70の入力用スロットライン30に入力される。すると、高周波増幅器70が、高周波信号RFを増幅して出力用スロットライン40から出力し、バンドパスフィルタ71が高周波信号RFを濾波してミキサ72に出力する。そして、ミキサ72に対し、この高周波信号RFと局部発振器50からの局部発振信号Loとがスロットライン90を介して入力し、ミキサ72が高周波信号RFを中間周波信号IFに変換して出力する。

[0053] このように、この実施例の高周波無線通信装置によれば、各電子素子を平行なスロットラインで接続した構成をとっているため、信号をTEモードでスロットライン内を伝搬させることで、各素子間の接続性の良い、低損失の信号伝送が可能となる。

その他の構成、作用及び効果は上記第1～第5実施例と同様であるので、その記載は省略する。

[0054] なお、この発明は、上記実施例に限定されるものではなく、発明の要旨の範囲内において種々の変形や変更が可能である。

例えば、図19に示すように、上記第3実施例の高周波増幅器において、トランジスタ2をスルーホール23を通じてこの基板1に接続することもできる。すなわち、トランジスタ2の接続部20が基板1と逆側に向けられた状態で、トランジスタ2を基板1に載置し、ゲート電極G、ドレイン電極D及び両ソース電極Sに対応する位置にそれぞれ穿設したスルーホール23を通じて、ゲート電極G、ドレイン電極D、及び両ソース電極Sを、DC電極10のパッド部10a、DC電極11のパッド部11a及びグランド電極12に電氣的に接続しても良い。

[0055] なお、上記第2実施例では、図10に示したように、基板1に対してトランジスタ2をワイヤ及びスルーホール接続した高周波増幅器を例示したが、図20に示すように、上記第3実施例において、基板1に対し、トランジスタ2のゲート電極Gとドレイン電極Dとをワイヤ5、5によってDC電極10、11にそれぞれ接続すると共に、両ソース電極Sを、スルーホール23を通じてグランド電極12に接続した構成の高周波増幅器をこの発明から除外する意味ではない。

[0056] また、上記第5実施例では、一の放熱用スルーホール13を設けたが、小径の放熱用スルーホール13を散点状に複数設けても良い。

また、上記実施例では、基板の片面にスロットラインが形成された線路についての説明したが、PDTL (Planer Dielectric Transmission Line、平面誘導体線路)の線路を用いても上記実施例と同様の作用効果を奏することは勿論である。

また、上記実施形態では、トランジスタとしてFETを用いたが、これに限定されるものではなく、ゲート電極、ドレイン電極、ソース電極を有するMOSTランジスタであるならば、どのようなトランジスタでも良い。

### 請求の範囲

- [1] 基板に形成され、その先端がショートした入力用スロットラインを有し、磁界が入力用スロットラインの方向と平行な電磁界モードの信号をこの入力用スロットラインに入力するための入力側ライン部と、
- 上記入力用スロットラインと略平行に形成され且つその先端がショートの出力用スロットラインを有する出力側ライン部と、
- 直状に並設されたゲート電極及びドレイン電極の両側にソース電極が配設されてなるコプレーナ形状の接続部を有し、上記ゲート電極が入力用スロットライン側に位置すると共に上記ドレイン電極が上記出力用スロットライン側に位置した状態で、上記ゲート電極及びドレイン電極の並び方向が上記入力用スロットライン及び出力用スロットラインに対して直角になるように上記基板に実装されたトランジスタと
- を具備することを特徴とする高周波増幅器。
- [2] 上記入力側ライン部は、上記入力用スロットライン、この入力用スロットラインから略垂直に分岐して上記基板の端に至り且つ途中で所定長さのショートスタブを有した第1のDCカットライン、及びこの第1のDCカットラインよりも入力用スロットラインの先端から離れた位置で分岐して上記基板の端に至り且つ途中で所定長さのショートスタブを有した第2のDCカットラインを備え、
- 上記出力側ライン部は、上記出力用スロットライン、この出力用スロットラインから上記第1のDCカットラインとは逆方向に分岐して上記基板の端に至り且つ途中で所定長さのショートスタブを有した第3のDCカットライン、及びこの第3のDCカットラインよりも出力用スロットラインの先端から離れた位置で上記第2のDCカットラインと逆方向に分岐して上記基板の端に至り且つ途中で所定長さのショートスタブを有した第4のDCカットラインを備え、
- 上記トランジスタは、上記接続部のゲート電極を上記入力側ライン部の第1のDCカットラインと第2のDCカットラインで分離された第1のDC電極に接続すると共に、上記ドレイン電極を上記出力側ライン部の第3のDCカットラインと第4のDCカットラインで分離された第2のDC電極に接続することで、これらゲート電極及びドレイン電極の並び方向を上記入力用スロットライン及び出力用スロットラインに対して直角に設定し

、且つ上記両ソース電極を上記入力用スロットライン及び第1のDCカットラインと出力用スロットライン及び第3のDCカットラインとで分離されたグランド電極に接続することで、上記基板に実装されている、

ことを特徴とする請求項1に記載の高周波増幅器。

- [3] 上記トランジスタのゲート電極とドレイン電極を、上記入力用スロットライン及び出力用スロットラインの先端から1/4波長の距離だけ手前に配した、

ことを特徴とする請求項1または請求項2に記載の高周波増幅器。

- [4] 上記第1及び第2のDCカットラインのショートスタブの形成位置を、上記入力用スロットラインの分岐点から1/4波長の位置に設定し、

上記第3及び第4のDCカットラインのショートスタブの形成位置を、上記出力スロットラインの分岐点から1/4波長の位置に設定した、

ことを特徴とする請求項2または請求項3に記載の高周波増幅器。

- [5] 上記トランジスタの接続部に、上記両ソース電極間を電氣的に接続するエアブリッジを設けた、

ことを特徴とする請求項1ないし請求項4のいずれかに記載の高周波増幅器。

- [6] 上記入力用スロットラインの部分であって、上記第1のDCカットラインと第2のDCカットラインとの間の部分を上記出力用スロットライン側に湾曲させると共に、上記出力用スロットラインの部分であって、上記第3のDCカットラインと第4のDCカットラインとの間の部分を上記入力用スロットライン側に湾曲させることで、上記第1及び第2のDC電極にパッド部をそれぞれ突設し、上記ゲート電極、ドレイン電極をこれら第1、第2のDC電極のパッド部に接続した、

ことを特徴とする請求項2ないし請求項5のいずれかに記載の高周波増幅器。

- [7] 上記トランジスタの接続部を上記基板側に向け、上記ゲート電極、ドレイン電極、及び両ソース電極を、バンプによって上記第1、第2のDC電極、及びグランド電極にフリップチップ接続した、

ことを特徴とする請求項2ないし請求項6のいずれかに記載の高周波増幅器。

- [8] 上記トランジスタの接続部を上記基板と逆側に向け、上記ゲート電極、ドレイン電極をワイヤによって第1、第2のDC電極に接続すると共に、両ソース電極を、トランジス

タに穿設したスルーホールを通じてグランド電極に接続した、

ことを特徴とする請求項2ないし請求項6のいずれかに記載の高周波増幅器高周波増幅器。

- [9] 上記トランジスタの接続部を上記基板と逆側に向け、上記ゲート電極、ドレイン電極、及び両ソース電極を、トランジスタに穿設したスルーホールを通じて上記第1、第2のDC電極のパッド部、及びグランド電極に接続した、

ことを特徴とする請求項6に記載の高周波増幅器。

- [10] 上記基板の部位であって、トランジスタの接続部位に、一以上の放熱用スルーホールを設けた、

ことを特徴とする請求項1ないし請求項9のいずれかに記載の高周波増幅器。

- [11] 中間周波数の信号と局部発振器からの局部発振信号とをスロットラインを介して入力し、上記中間周波数の信号を高周波の信号に変換してスロットラインから出力するミキサと、

このミキサからの高周波信号を入力側ライン部の入力用スロットラインから入力して増幅する請求項1ないし請求項10のいずれかに記載の高周波増幅器と、

この高周波増幅器の出力側ライン部の出力用スロットラインから出力された高周波信号を送信するスロットアンテナと

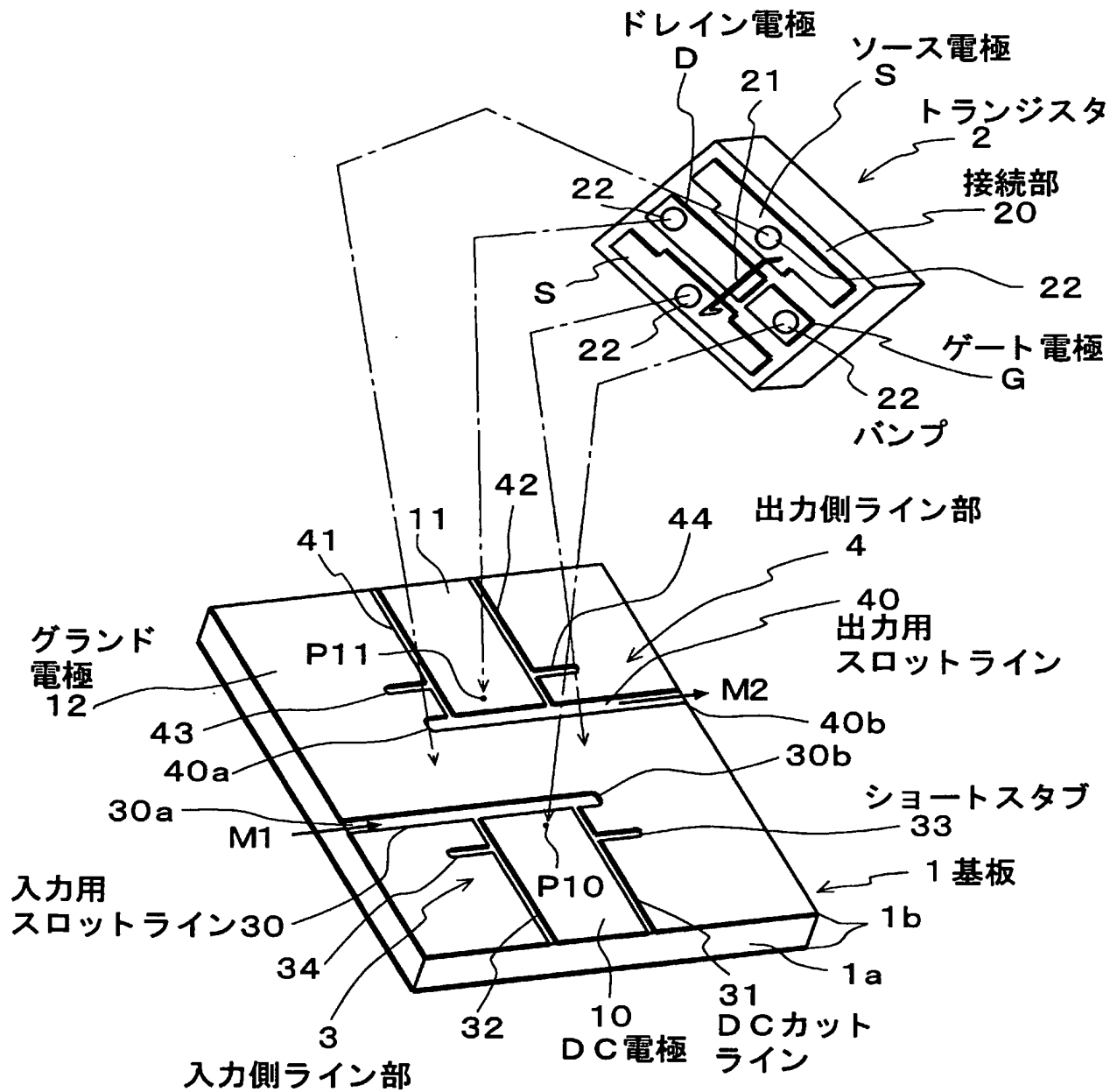
を具備することを特徴とする高周波無線通信装置。

- [12] 上記スロットアンテナで受信した高周波信号を入力側ライン部の入力用スロットラインから入力して増幅する請求項1ないし請求項10のいずれかに記載の高周波増幅器と、

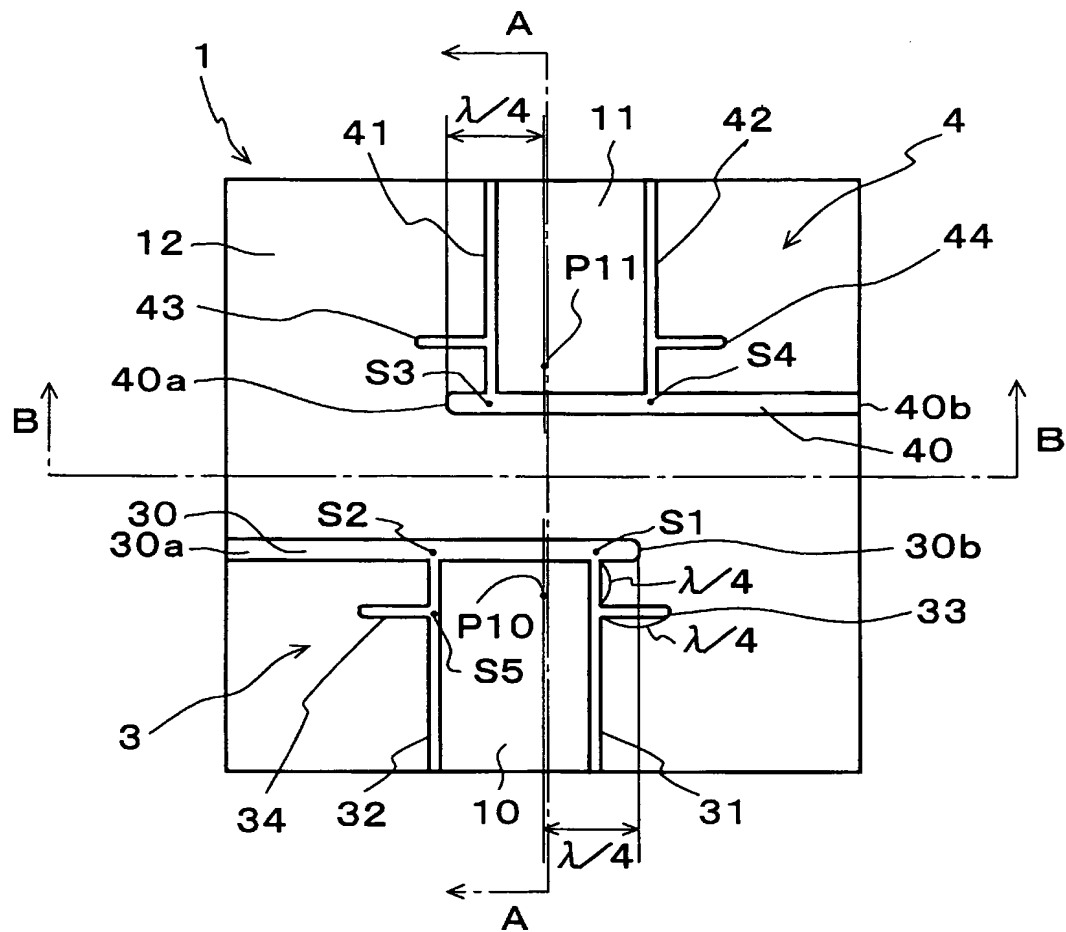
この高周波増幅器の出力側ライン部の出力用スロットラインから出力された高周波信号と局部発振器からの局部発振信号とをスロットラインを介して入力し、この高周波信号を中間周波数の信号に変換してスロットラインから出力するミキサと

を設けたことを特徴とする請求項11に記載の高周波無線通信装置。

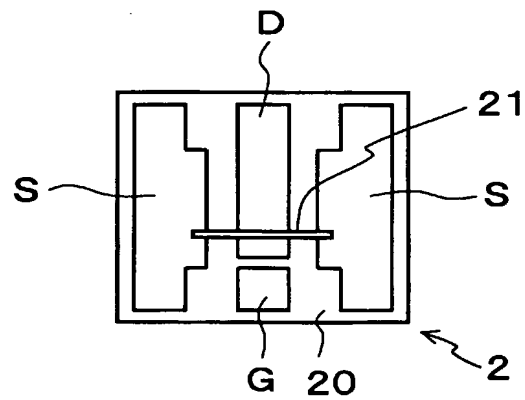
[図1]



[図2]

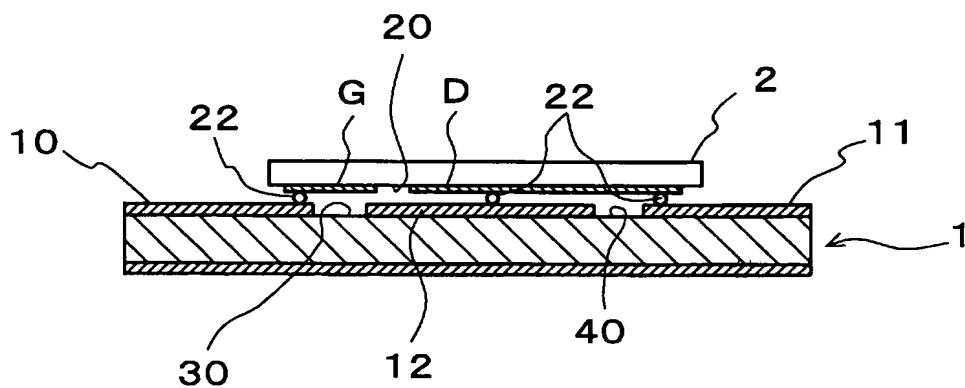


[図3]

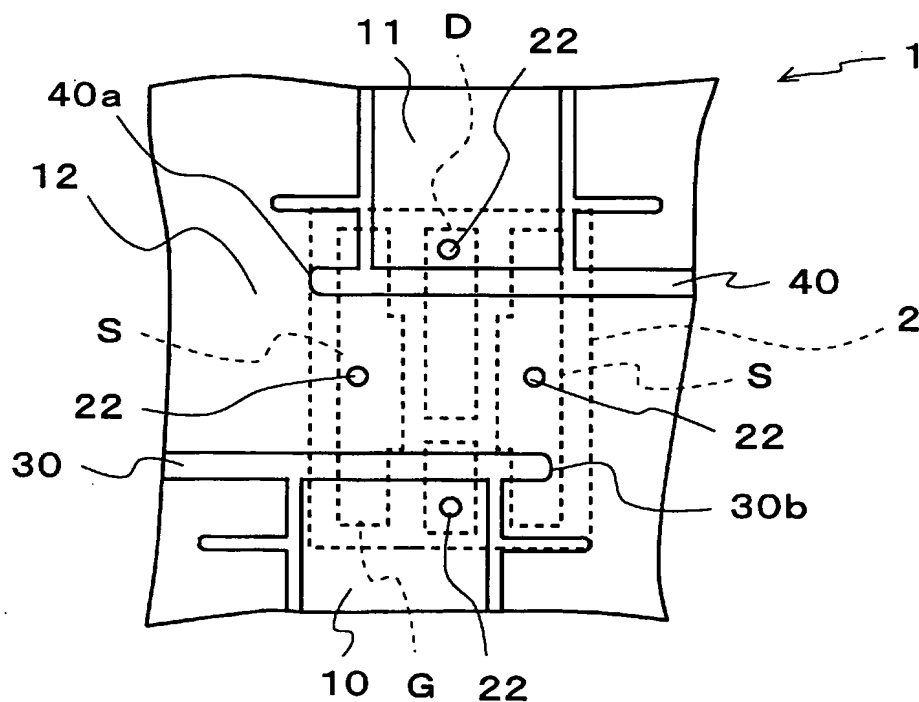




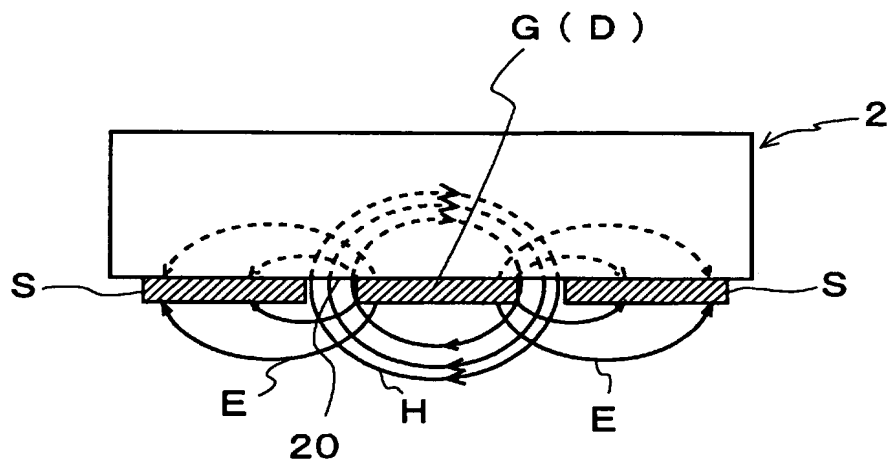
[図4]



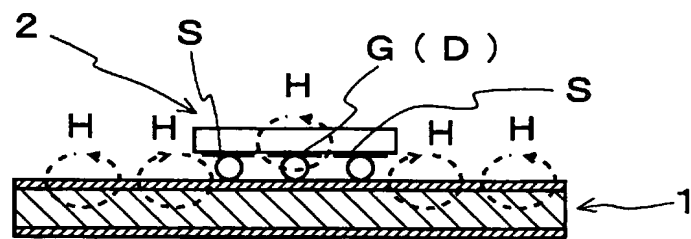
[図5]



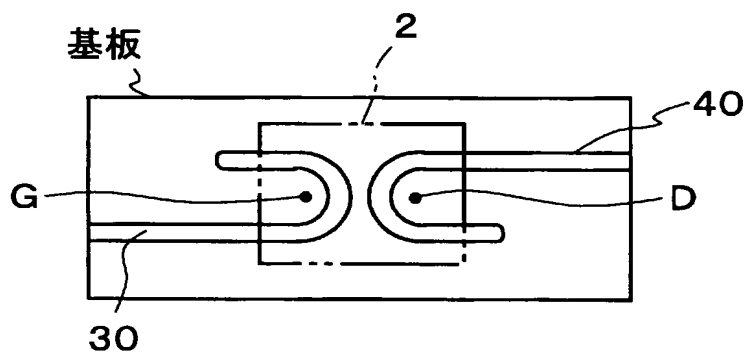
[図6]



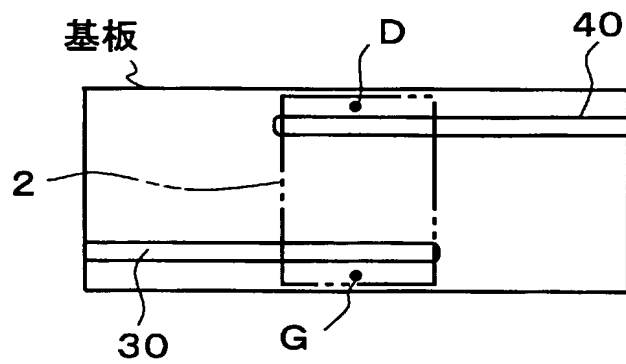
[図7]



[図8]



(a)



(b)

Figure 1 is a line graph showing the insertion loss (dB) versus frequency (GHz) for two different structures, B1 and B2. The x-axis represents frequency in GHz, ranging from 50 to 80. The y-axis represents insertion loss in dB, ranging from -2 to 0. Curve B2 shows a higher insertion loss than curve B1 across the entire frequency range, with both curves peaking around 75 GHz.

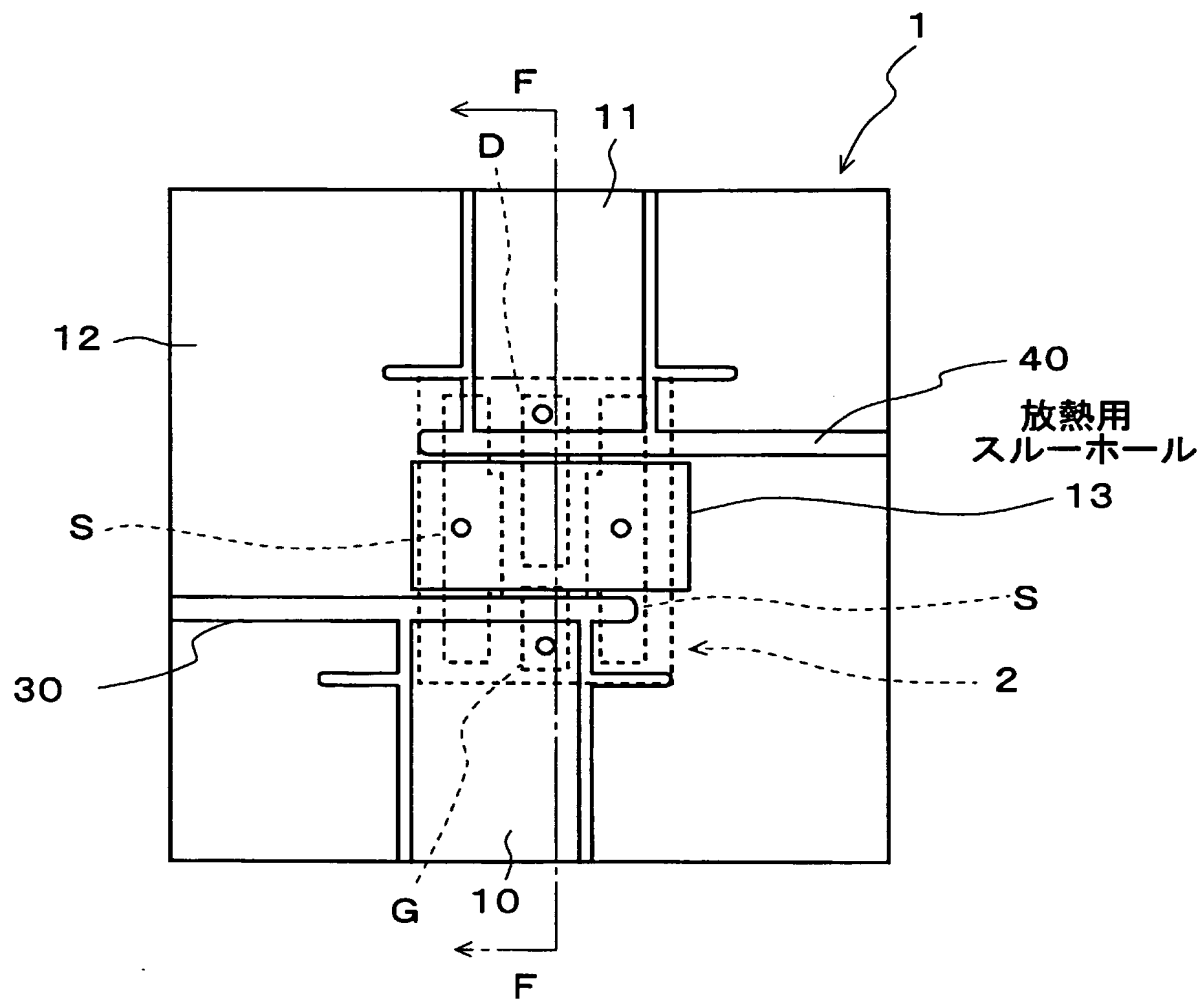
Frequency (GHz)	Insertion Loss B1 (dB)	Insertion Loss B2 (dB)
50	-2.0	-2.0
60	-1.3	-1.1
70	-0.8	-0.5
75	-0.8	-0.3
80	-1.5	-0.5

This cross-sectional view shows a central core structure. A central channel, labeled 'C', runs vertically through the center. The core is composed of several layers: a top layer (11), a middle layer (20) containing a central region (23) with two small circular features, and a bottom layer (12). Conductive layers (40a and 40b) are positioned on either side of the central channel. A central wire (ワイヤ) is shown passing through the core, with a length of  $\lambda/4$  indicated. Other labels include 1, 3, 4, 5, 10, and 20, which point to various structural components and layers.

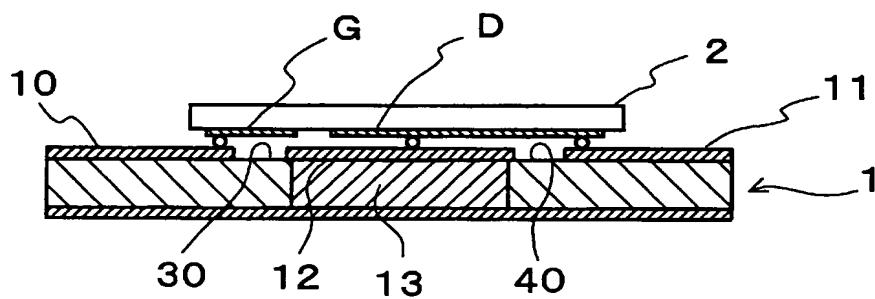


[illegible]

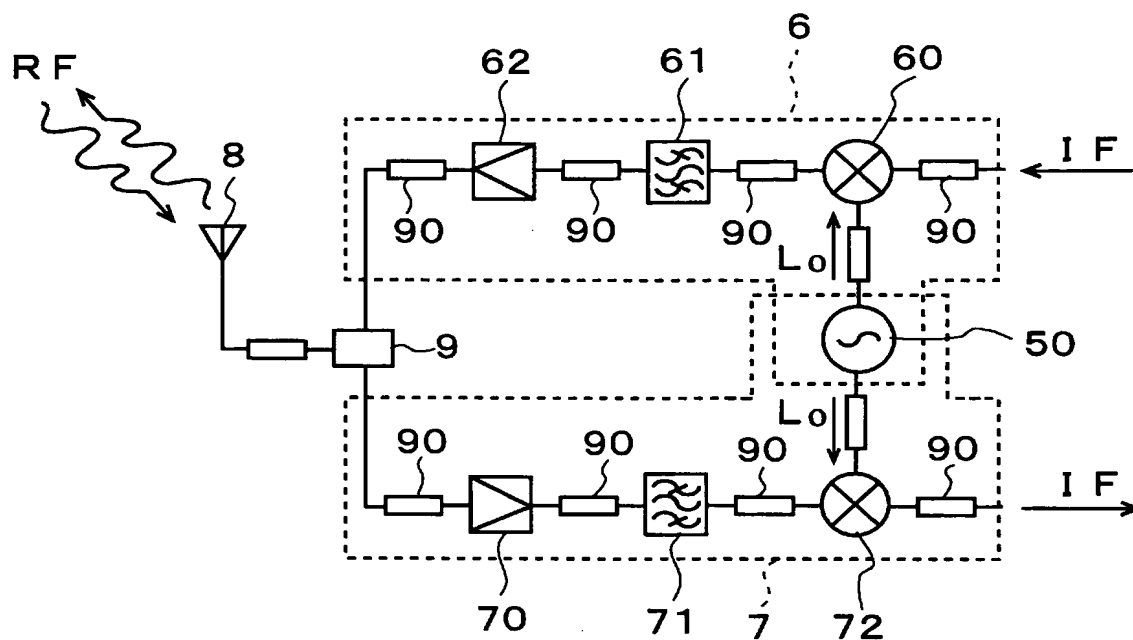
[図16]



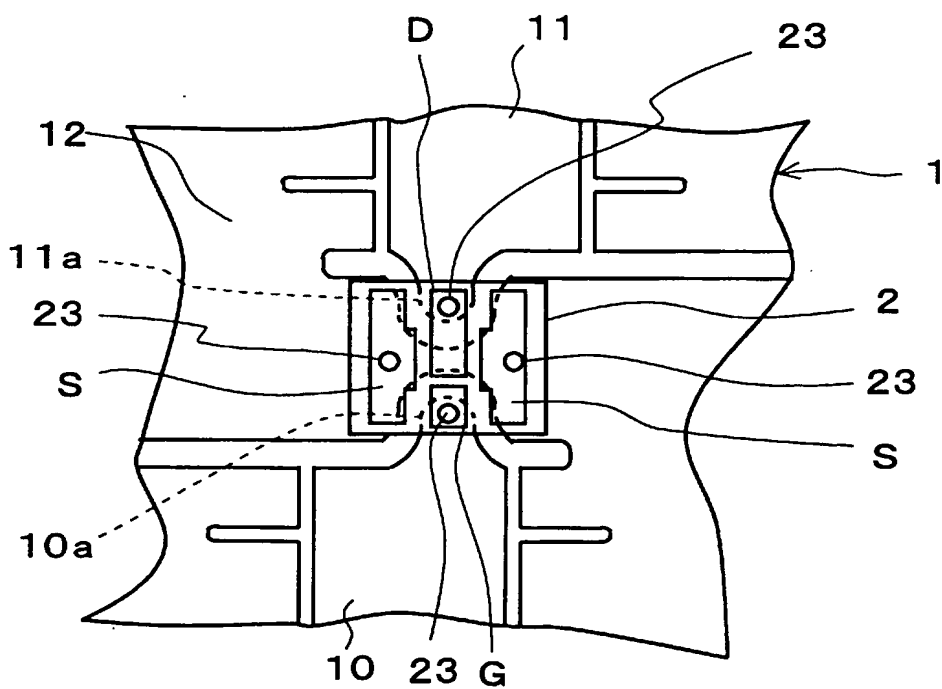
[図17]



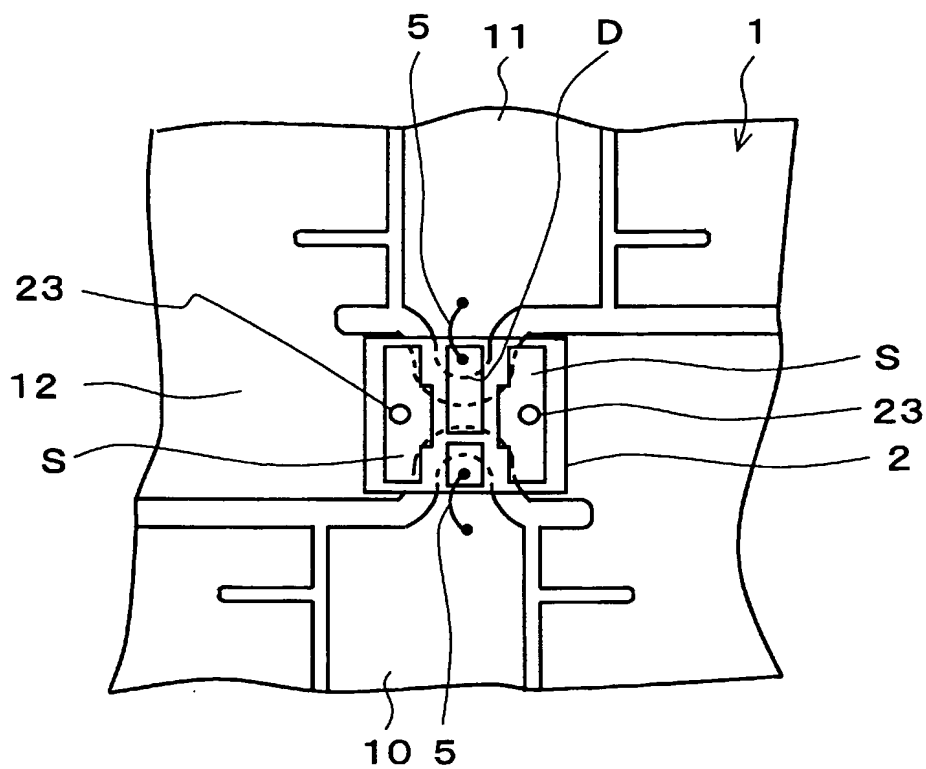
[図18]



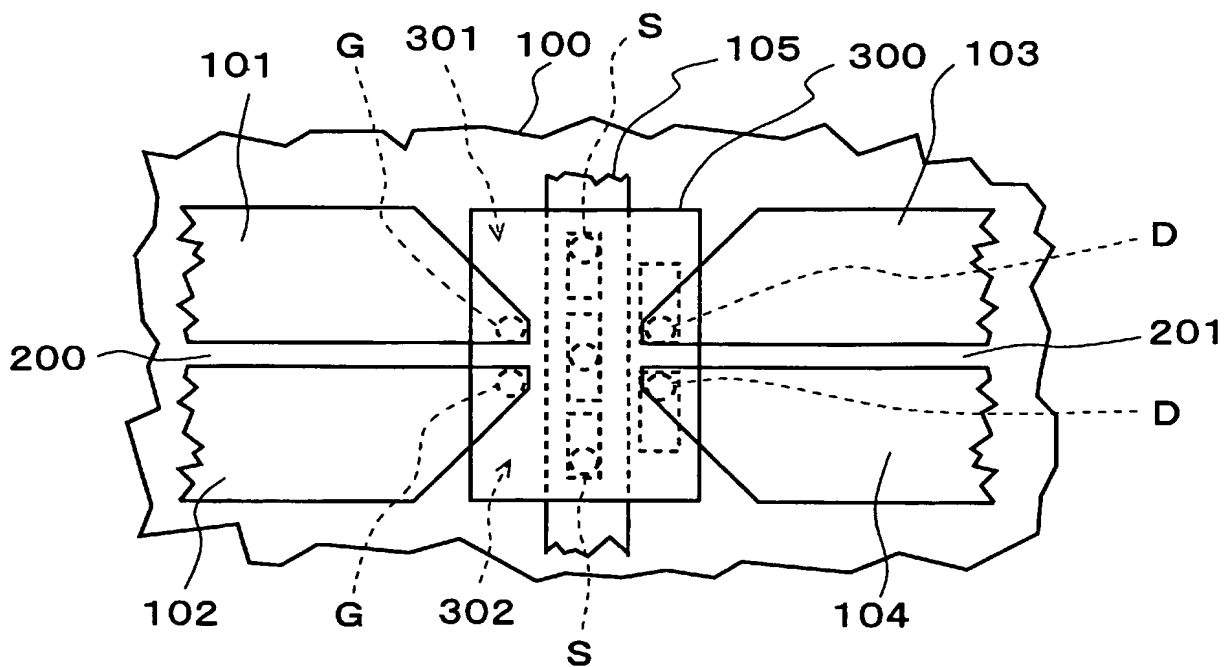
[図19]



[図20]



[図21]





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/016664

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H03F3/60, H01P5/08

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H03F3/60, H01P5/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI/L

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 1-95602 A (NEC Corp.), 13 April, 1989 (13.04.89), Page 2; Figs. 1, 3 (Family: none)	1-12
Y	JP 2-19008 A (Mitsubishi Electric Corp.), 23 January, 1990 (23.01.90), Figs. 4, 5 (Family: none)	1, 8
Y	JP 2002-280847 A (Murata Mfg. Co., Ltd.), 27 September, 2002 (27.09.02), Full text; all drawings & EP 1241730 A2 & US 2002/0130723 A1 & KR 2002073431 A	2-4, 11, 12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

### \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
02 February, 2005 (02.02.05)

Date of mailing of the international search report  
22 February, 2005 (22.02.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/016664

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-17651 A (Toshiba Corp.), 17 January, 2003 (17.01.03), Figs. 1, 2, 12, 13 (Family: none)	5, 7, 9
Y	JP 2001-501418 A (Endgate Corp.), 30 January, 2001 (30.01.01), Fig. 9 & WO 1998/015065 A1                      & EP 932941 A1 & US 5978666 A                              & TW 437269 A & IL 129183 A	6
Y	JP 9-283700 A (Kyocera Corp.), 31 October, 1997 (31.10.97), Par. No. [0024] (Family: none)	10
Y	Koichi SAKAMOTO et al., SC-3-1, 'Ko-er-Yudentai Kiban no Tokucho o Ikashita Miriha RF Module no Teian', 2003 Nen The Institute of Electronics, Information and Communication Engineers, Sogo Taikai Koen Ronbunshu Electronics 1, 03 March, 2003 (03.03.03), pages S-31, S-32; full text; all drawings	11, 12

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H03F3/60 H01P5/08

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H03F3/60 H01P5/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2005年  
日本国登録実用新案公報 1994-2005年  
日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)  
WPI/L

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 1-95602 A (日本電気株式会社) 1989.04.13 第2頁, 第1, 3図 (ファミリーなし)	1-12
Y	JP 2-19008 A (三菱電機株式会社) 1990.01.23 第4, 5図 (ファミリーなし)	1, 8

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

02.02.2005

国際調査報告の発送日

22.2.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小林 正明

5W

4241

電話番号 03-3581-1101 内線 3574

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-280847 A (株式会社村田製作所) 2002. 09. 27 全文, 全図 & EP 1241730 A2 & US 2002/0130723 A1 & KR 2002073431 A	2-4, 11, 12
Y	JP 2003-17651 A (株式会社東芝) 2003. 01. 17 第1, 2, 12, 13図 (ファミリーなし)	5, 7, 9
Y	JP 2001-501418 A (エンドゲート ユーポレーシ ョン) 2001. 01. 30 第9図 & WO 1998/015065 A1 & EP 932941 A1 & US 5978666 A & TW 437269 A & IL 129183 A	6
Y	JP 9-283700 A (京セラ株式会社) 1997. 10. 31 第【0024】欄 (ファミリーなし)	10
Y	坂本孝一他, SC-3-1 「高 $\epsilon$ r誘電体基板の特長を生かしたミリ 波RFモジュールの提案」, 2003年電子情報通信学会総合大会 講演論文集 エレクトロニクス1, 2003. 03. 03, 第S- 31頁, 第S-32頁, 全文, 全図	11, 12